

Eesti Teaduste Akadeemia
24. jaan. 2006

Uued meetodid digitaalsüsteemide diagnostikas

2005 a. uurimistöö aruanne



Raimund Ubar

TTÜ, ETA uurija-professor

raiub@pld.ttu.ee

www.ttu.ee/~raiub/

Sisukord

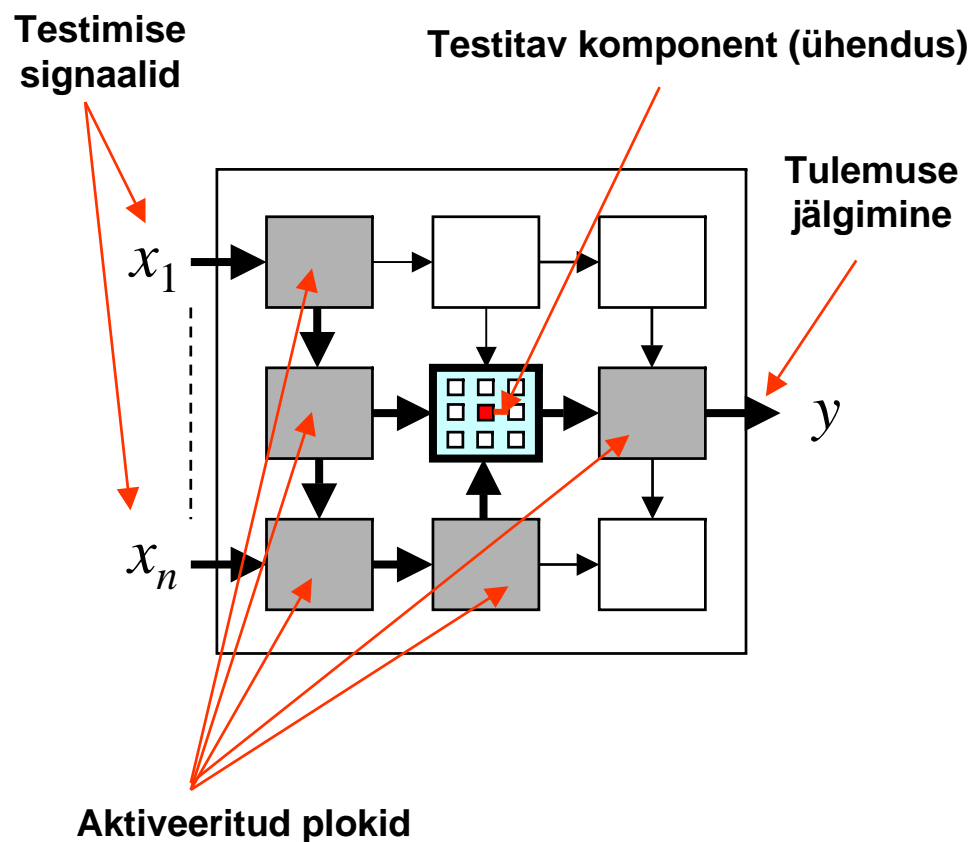
- **Sissejuhatus**
- **Uurimisteema, probleemid ja motivatsioon**
- **Uurimistulemused a. 2005**
 - Defekt-orienteeritud diagnostika
 - Rikete simuleerimise kiirendi
 - Testide analüüs ja süntees
 - Isetestimine
 - Uurimiskeskonna arendus
- **Kokkuvõte**

Sissejuhatus: Diagnostika väljakutsed

- Valdkonna ajalugu – ca 50 aastat
 - Konverentsid: **ITC, ETS, VTS, ATS, LATW** (ca 250 artiklit aastas)
 - Ajakiri: **JETTA** 10 aastat ilmunud, ca 40-50 artiklit aastas; s.h. 3 artiklit Eestist)
- Uued väljakutsed (paradigmade muutused, konventsiaalse teooria kriis)
 - System-on-Chip, Network-on-Chip (**miljard transistori ühes kiibis**)
Rent'i reegel: **$V = k\sqrt{T}$**
 - Transistori testimine on muutunud kallimaks kui selle valmistamine (!)
Design for testability
 - Eilse tehnoloogiaga (tester) ei saa testida tänast tehnoloogiat (!)
Built-in Self-Test
 - Kuidas defineerida (ja mõõta) kriteeriume: **test cost, test quality** – on probleem
- Keskne probleem: Kuidas testida üha keerukamaks muutuvaid süsteeme üha rangemate kvaliteedinõuete juures?

Sissejuhatus: Keerukus ja diagnostika

Keeruka süsteemi testimine:



Näide:

32-bitine summaator

Funktsionaalne test:

$2^{64} = 10^{19}$ testvektorit

300 aastat 1GHz sageduse juures

Struktuurne test:

Ca 1000 ühendust, igal $\equiv 0$ ja $\equiv 1$ rike,
Kokku 2000 riket

8 testvektorit \ll 2000

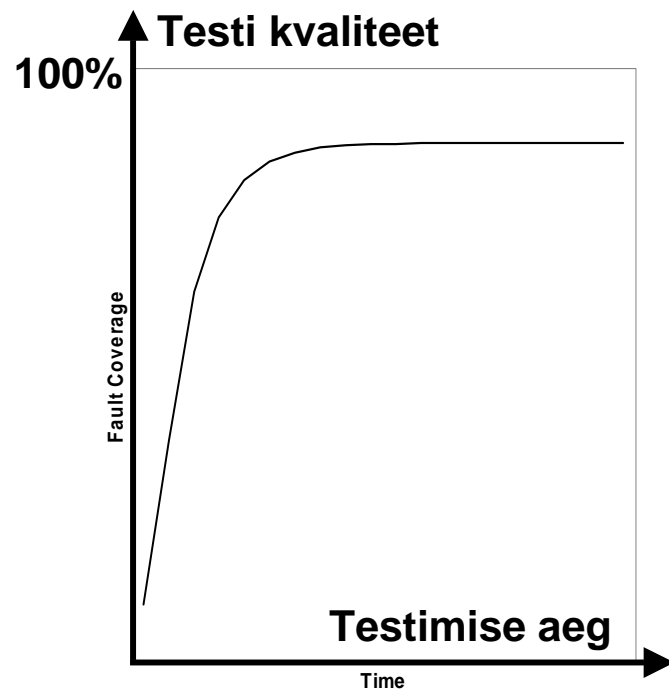
Aga:

Kordseid rikkeid – $3^{1000}-1$

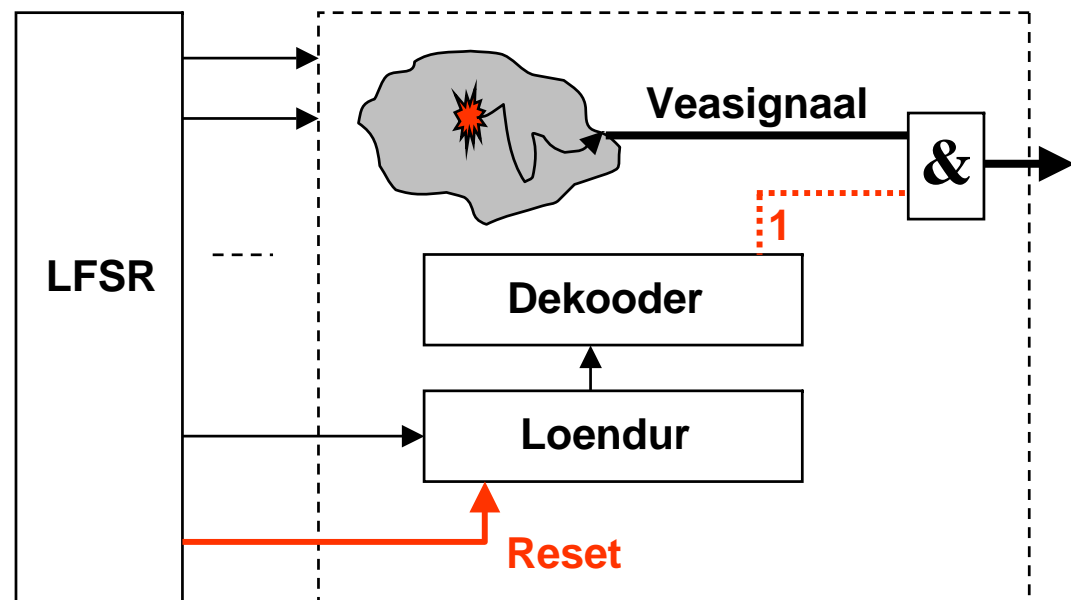
Sissejuhatus: Miks ei tööta valge müra

Motivatsioon juhuslike arvudega testimiseks:

- genereerimine lihtne
- kõrge algefektiivsus



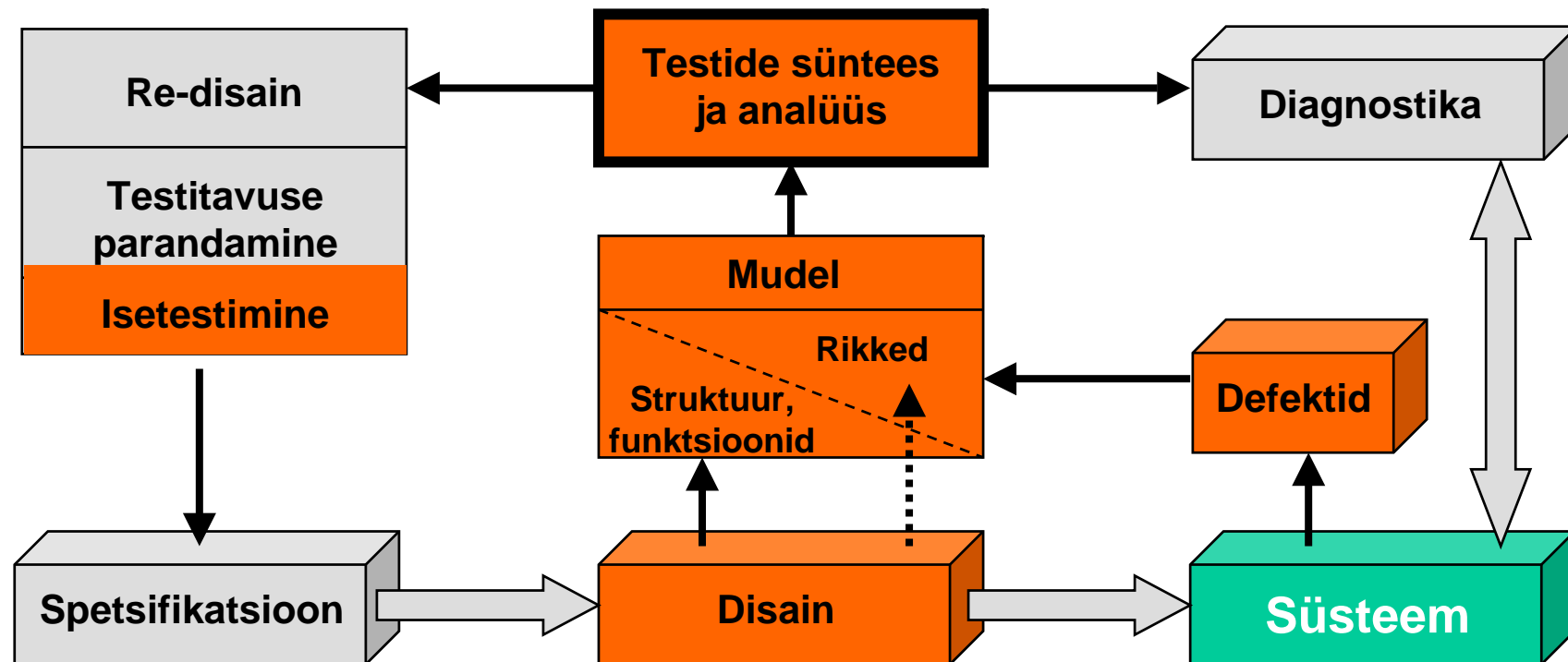
Probleemid: testi kvaliteet ja testi aeg



Kui signaali **Reset = 1** tõenäosus on 0,5 siis loendur ei tööta ja **vajalik signaal 1** ei jõua kunagi päralt

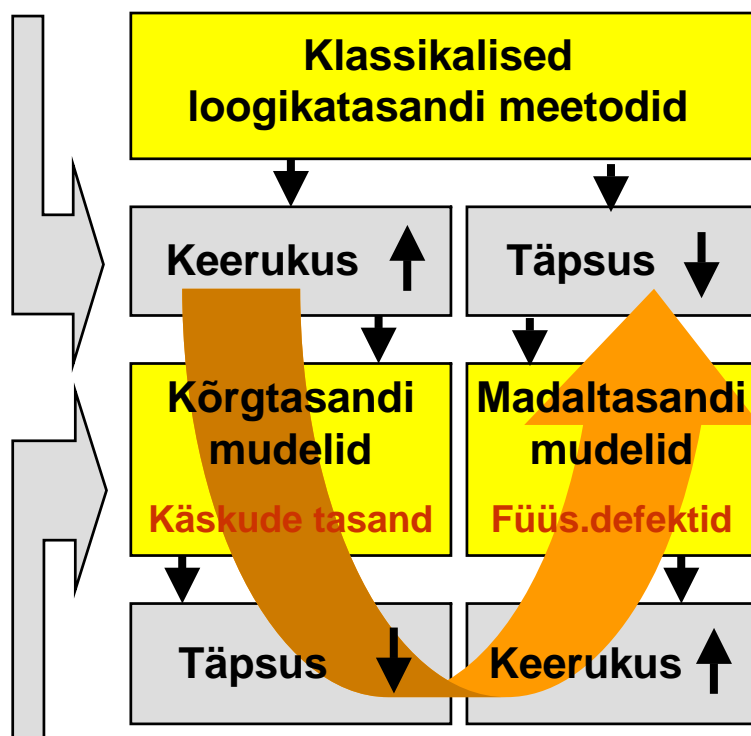
Uurimisteema: Testide süntees ja analüüs

Diagnostikaülesannete lahendamine

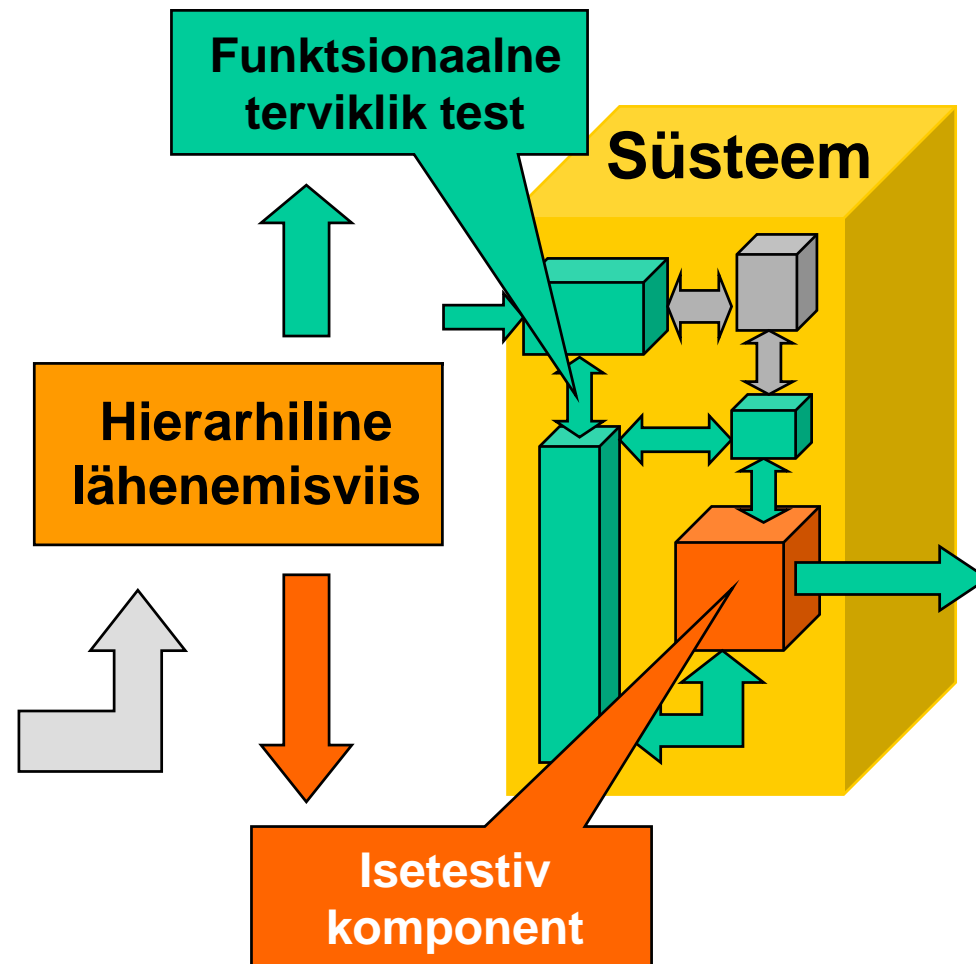


Motivatsioonid uurimistööks

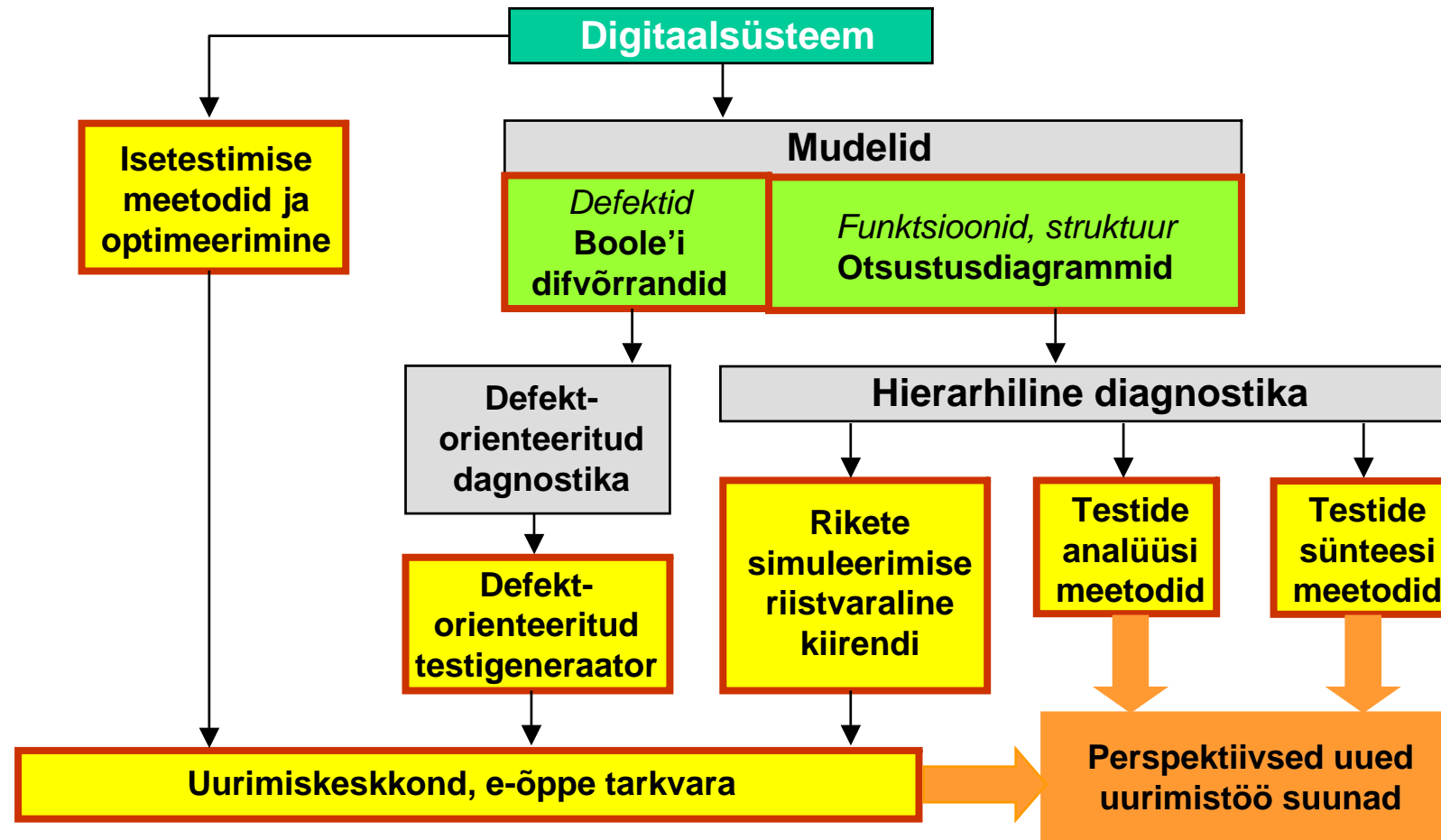
Probleemid



Võimalikud lahendused



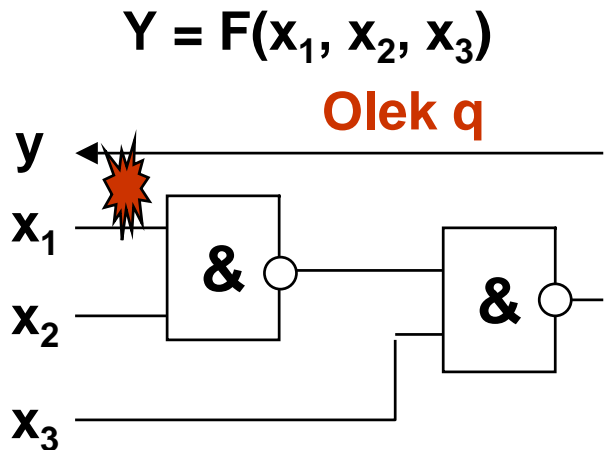
2005. a. töötulemused



1. Defekt-orienteeritud diagnostika

Uus kontseptsioon: universaalne rikke mudel

Laiendus: sekventsiaalse iseloomuga rikked



$Y = F(x_1, x_2, x_3, q)$

Lühisrike muudab kombinatsioonskeemi sekventsiaalseks

Meetod:

$y^* = F^*(x_1, x_2, \dots, x_n, d) = \overline{d}F \vee dF^d$

$d = 1$, defekti muutuja

Rikketa objekt Rikkega objekt

Lahendus:

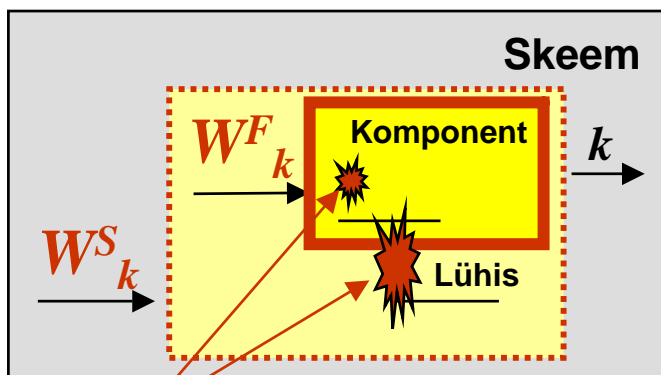
$W^d = \partial y^* / \partial d = x_1 x_2 x_3 \overline{y}' = 1$

1. Defekt-orienteeritud diagnostika

Uendus: Defektide klassi laiendamine (defektid kommunikatsiooniahelates)

Ühtse rikkemudeli filosoofia:

Interfeis tasemete vahel



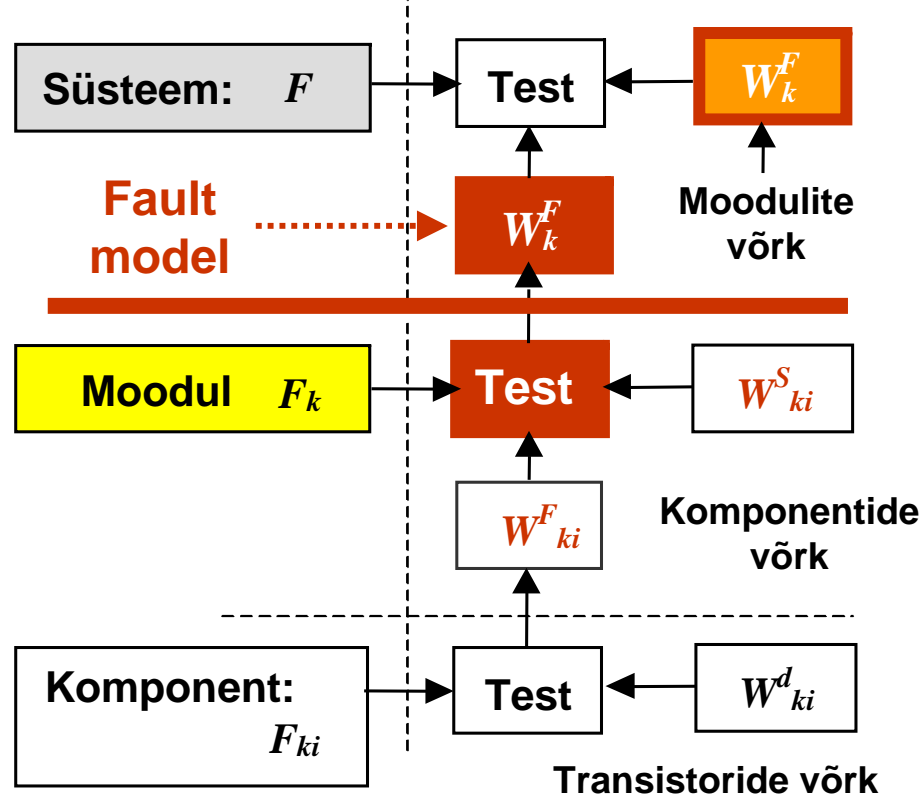
Rikke mudel: Rikked komponentides

$$W = W_k^F \cup W_k^S$$

Rikked struktuuris

Funktsioonid

Struktuur



1. Defekt-orienteeritud testigeneraator

Katsete tulemusi: **Koostöö: TU Darmstadt, TU Warsaw**

Objekt	Defekte	Liaseid defekte		Testide kvaliteet			
		Elementide tasemel	Süsteemi tasemel	Klassikaline test			Uus meetod
				Üldkate	Elementide liiasus tõestatud	Kogu liiasus tõestatud	
C432	1519	226	0	78,6	99,05	99,05	100,00
C880	3380	499	5	75,0	99,50	99,66	100,00
C2670	6090	703	61	79,1	97,97	99,44	100,00
C3540	7660	985	74	80,1	98,52	99,76	99,97
C5315	14794	1546	260	82,4	97,53	100,00	100,00
C6288	24433	4005	41	77,0	99,81	100,00	100,00

Uudsus: Defektide liiasuse (mitteolulisuse) tõestamise meetod

1. Defekt-orienteeritud testigeneraator

Circuit	Combinational tested	sequential tested 1-pattern	Multi-pattern testable	Testable with oscillation	Redundant	Test generation aborted
C432	993	0	0	0	1	0
C499	995	0	4	0	1	0
C880	999	0	1	0	0	0
C1355	995	1	4	0	0	0
C1908	997	1	2	0	0	0
C2670	997	0	0	0	3	0
C3540	997	0	3	0	0	0
C5315	999	0	0	0	1	0
C6288	1000	0	0	0	0	0

Uudsus:

1. Näitasime, et enamus komponentide vahelisi rikkeid on kombinatoorsed ehk kergesti testitavad
2. Uus meetod:
Layout for Testability
(*a la* Design for Testability)
ehk soovitude genereerimine töökindluse tõstmiseks

1. Defekt-orienteeritud diagnostika

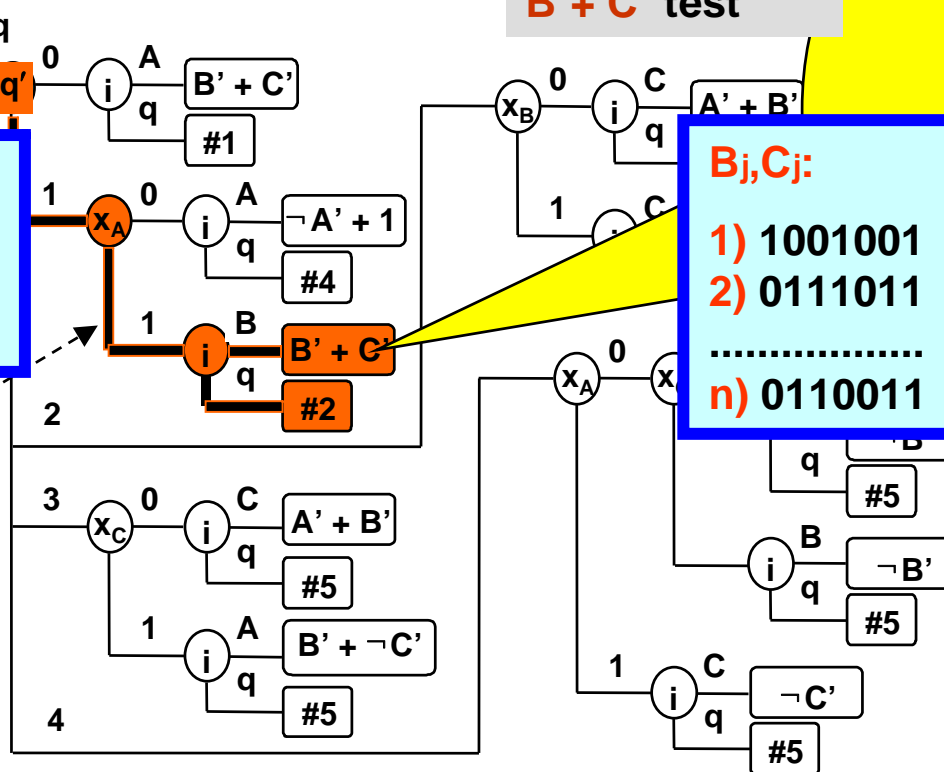
Ühtse rikkemudeli filosoofia:

Süsteem:
Kõrgtaseme otsustusdiagramm

$q' = 1$
 $x_A = 1$
For $j = 1, n$:
 $B = B_j' + C_j'$

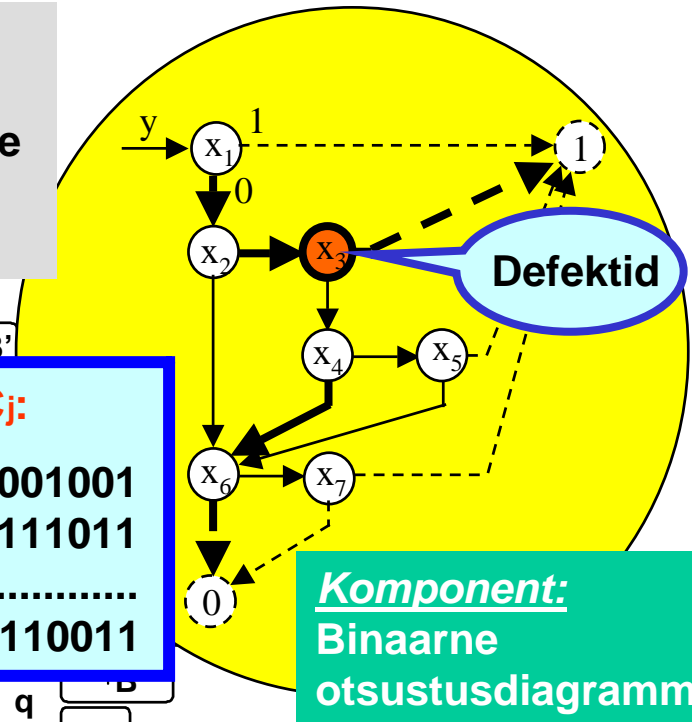
Kõrgtasemel toimib $B'+C'$ test rikkemudelina

Madalamal tasemel sünteesitakse komponendi $B'+C'$ test



B_j, C_j :

- 1) 1001001
- 2) 0111011
-
- n) 0110011



Komponent:
Binaarne otsustusdiagramm

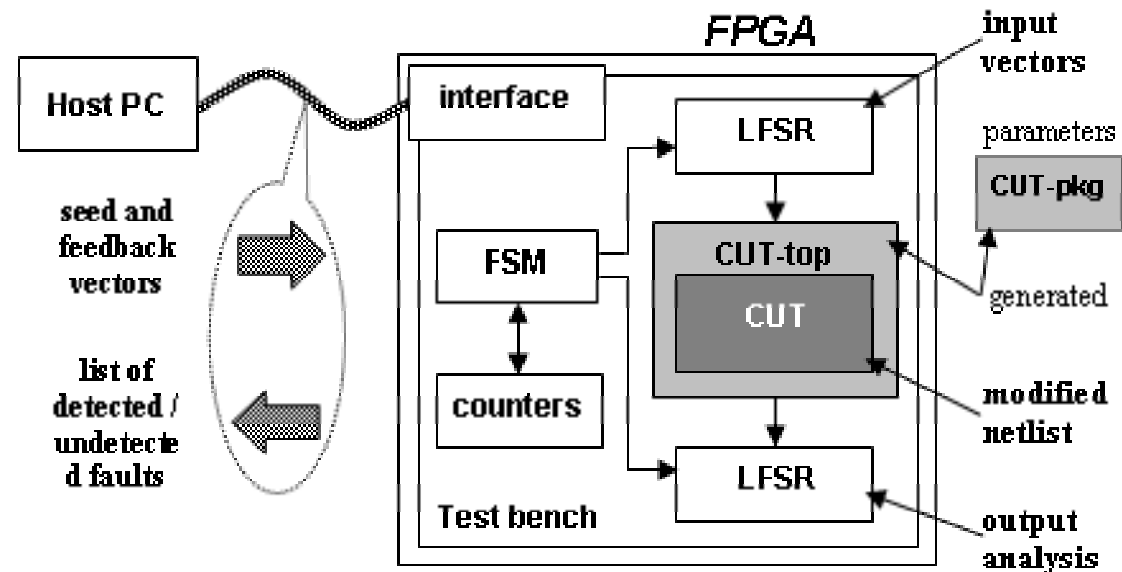
2. Rikete simuleerimise kiirendi

Rekonfigureeritaval loogikal põhinev rikete simuleerimise kiirendi:

Algoritm ➔ C programm
VHDL programm ➔ Programmeeritav riistvara

Uudsed lahendused:

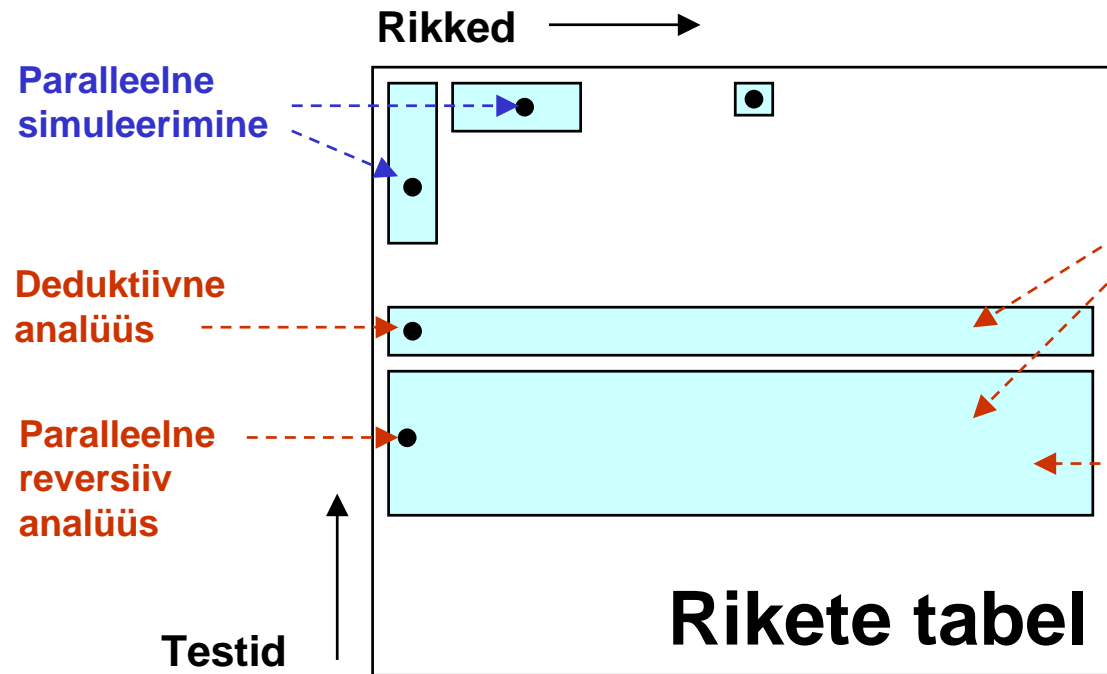
- Laiendus sekventsiaalsetele skeemidele
- Testide genereerimine on-line samas skeemis
- Kiiruse tõus tarkvara-lahendustega võrreldes – **2 suurusjärku**



3. Testide analüüs

Uued rikete analüüsi meetodid

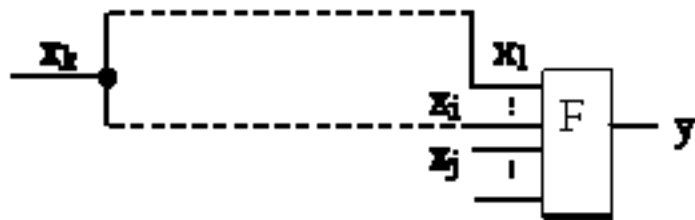
- Rikete deduktiivse analüüsi meetod
- Paralleelne rikete reversiivanalüüsi meetod



3. Testide analüüs

Uus rikete paralleelse reversiivanalüüsi meetod

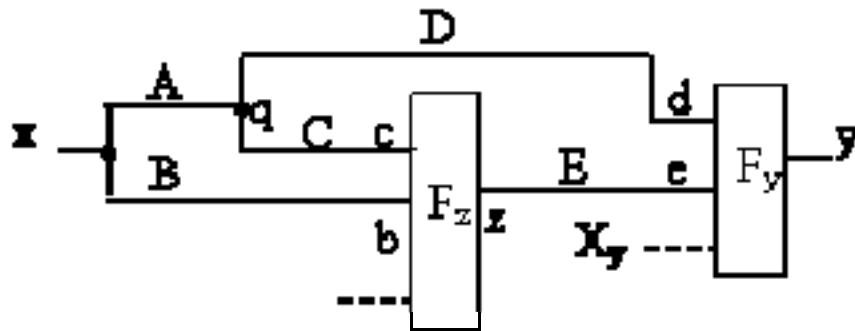
Koonduva hargnemisregiooni modelleerimine Boole'i tuletistega:



$$\frac{\partial y}{\partial x_k} = y \oplus F((x_1 \oplus \frac{\partial x_1}{\partial x_k}), \dots, (x_i \oplus \frac{\partial x_i}{\partial x_k}), x_j, \dots, x_n)$$

Boole'i tuletiste kasutamine võimaldab paralleelset rikete arvutust

Tervikliku skeemi modelleerimine rekursiivsete Boole'i tuletistega:



$$\frac{\partial y}{\partial x} = y \oplus F_y(d \oplus AD, e \oplus E \frac{\partial z}{\partial x}, X_y)$$

Uendus: skeemide klassi laiendamine

3. Testide analüüs

Eksperimentaalsed tulemused ISCAS katseskeemidel:

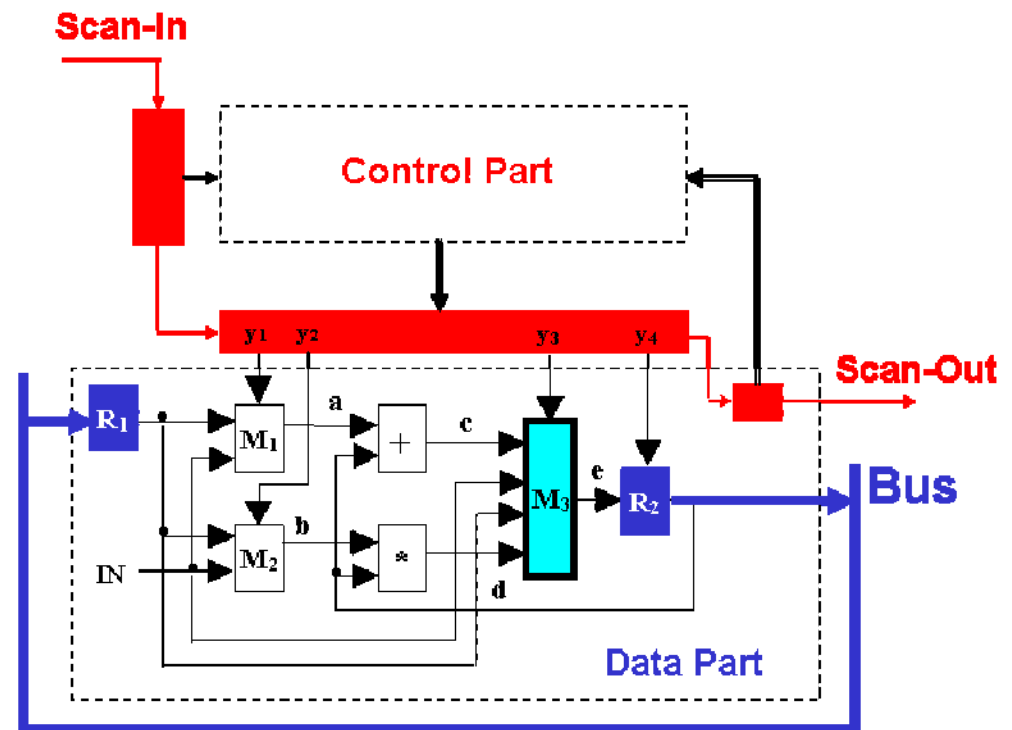
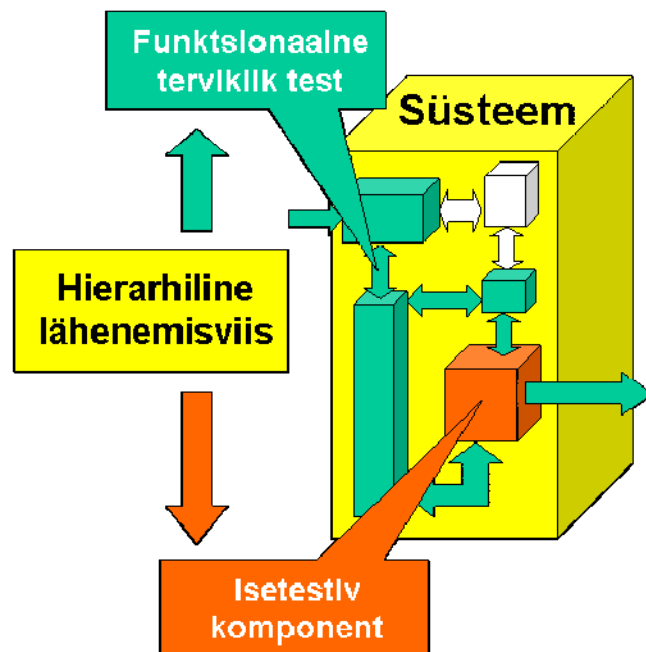
Katseskeem	Vektorite arv	Paralleelne reversiiv-analüüs		Deduktiivne rikete analüüs	
		Gate	Macro	Gate	Macro
c432	10000	0,618	0,211	1,302	0,811
c499	10000	3,385	0,561	4,567	1,662
c880	10000	1,612	0,891	2,563	1,382
c1355	10000	2,573	1,002	4,657	2,754
c1908	10000	5,107	1,312	6,449	2,774
c2670	10000	10,835	2,493	11,207	4,888
c3540	10000	19,087	3,175	18,376	6,750
c5315	1000	4,165	0,821	3,224	1,392
c6288	1000	4,226	2,263	4,797	3,134
c7552	1000	8,041	1,482	7,541	2,283
T1024	1000	0,841	0,010	0,290	0,191

4. Testide süntees

Motivatsioon:

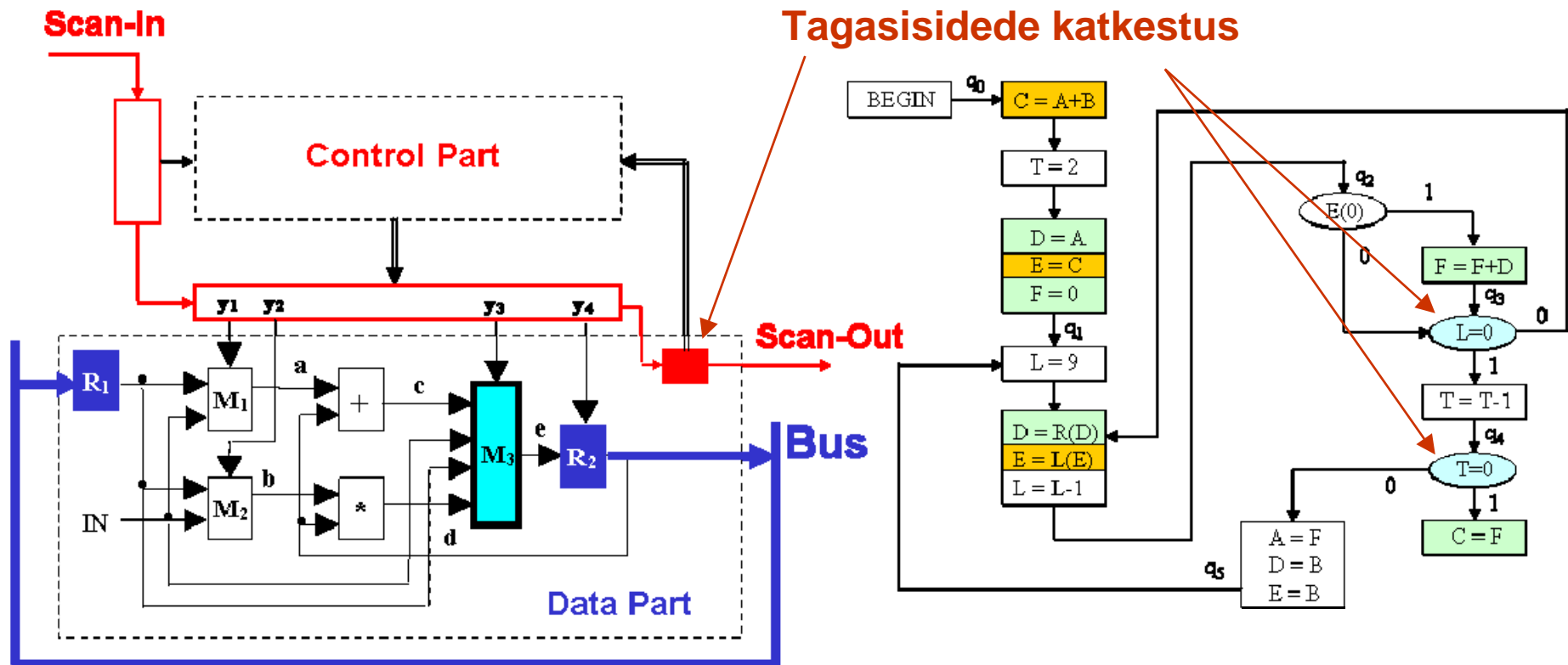
- laialt levinud scan-path paradigma nõuab kulukat riistvara
- orientatsioon komponentide testimisele ei lahenda süsteemse testi probleemi

Uus meetod on tee mõlema probleemi lahendamiseks



4. Testide süntees

Uus idee: 1) leida minimaalne katkestuspunktide hulk globaalsetele tagasisidele
2) sünteesida test erinevate tagasisidekombinatsioonide juures

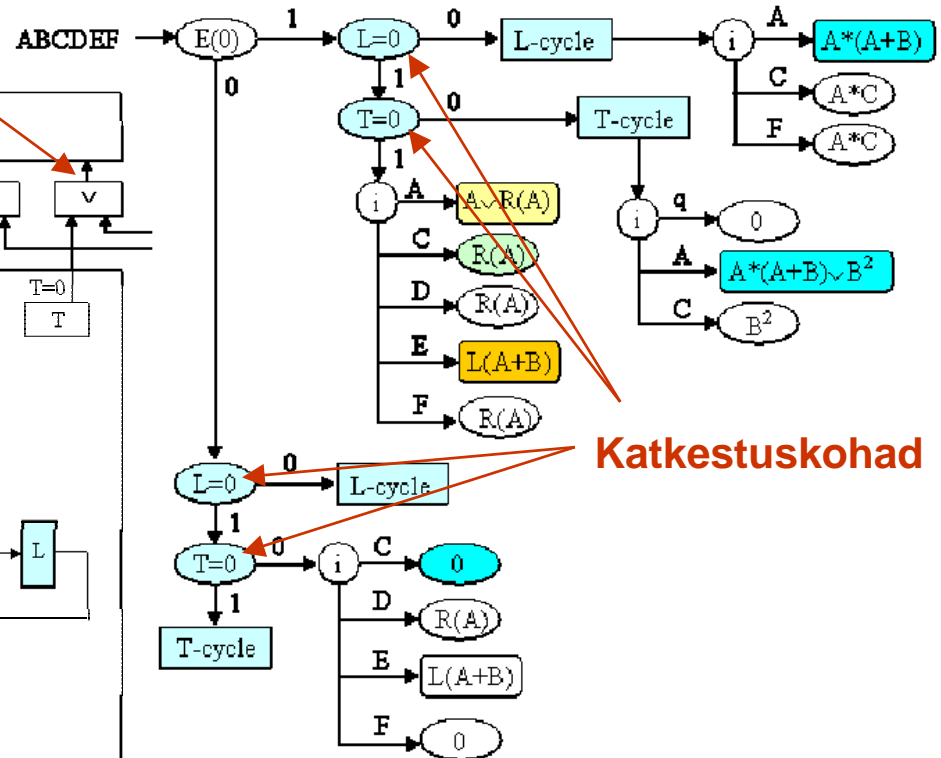
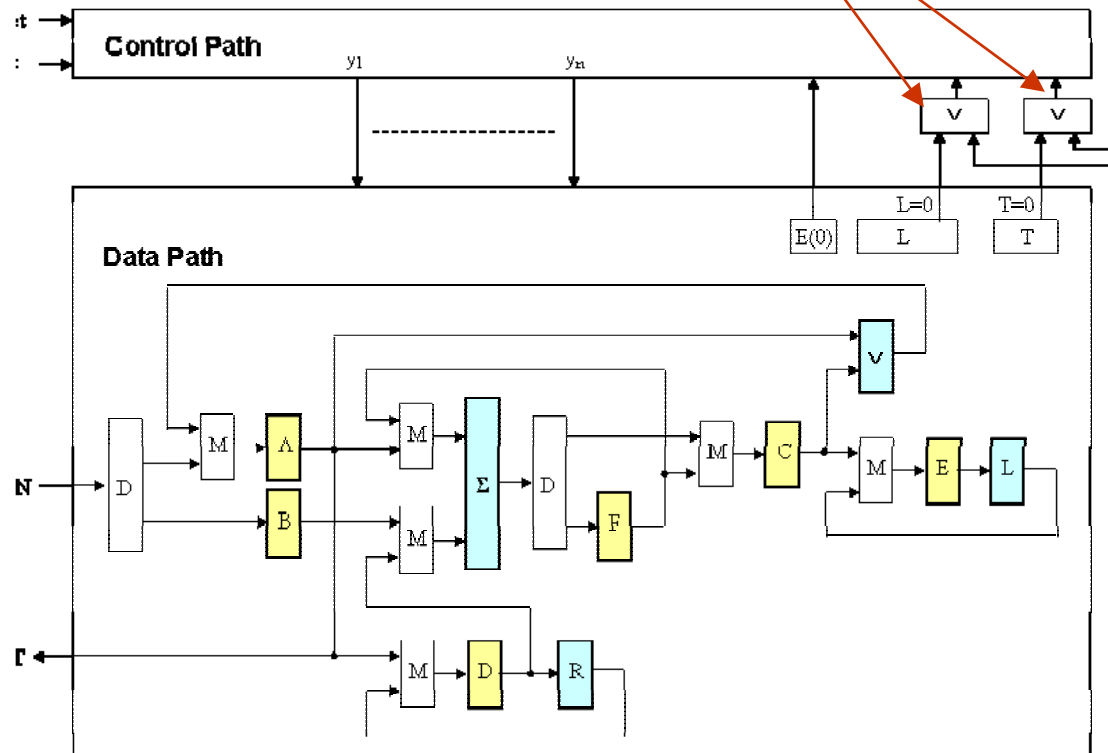


4. Testide süntees

Kokkupakitud kõrgtaseme otsustusdiagramm:

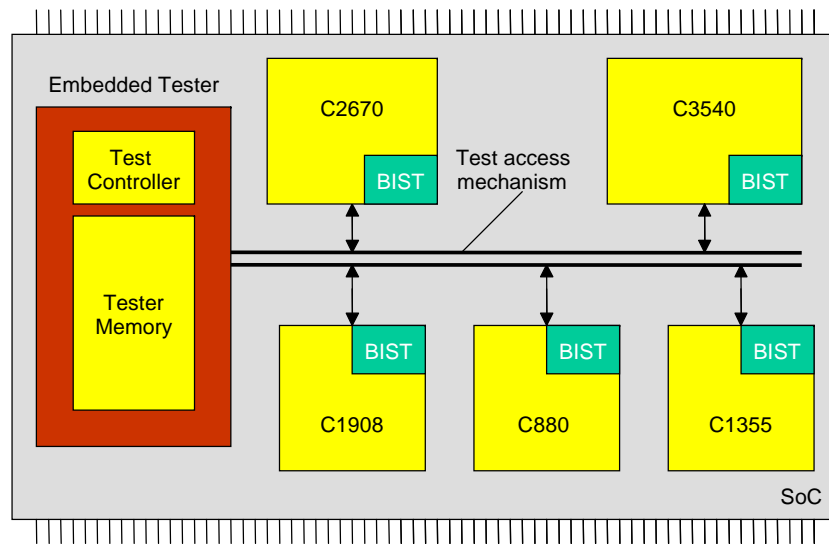
Katkestuskohad

Digitaalsüsteem:



Katkestuskohad

5. Digitaalsüsteemide isetestimine

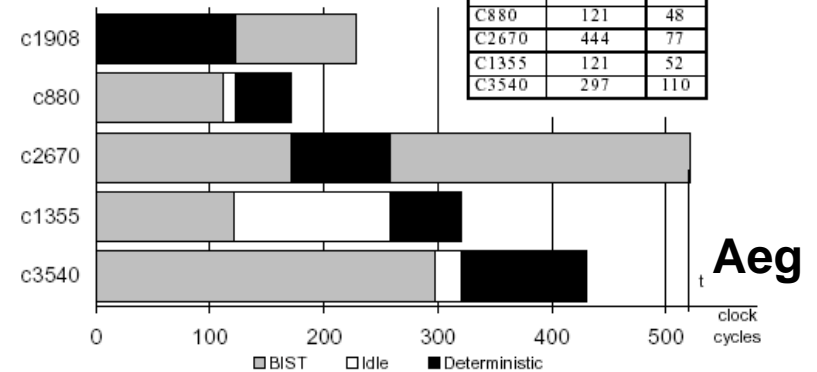


Protsesside optimeerimine:

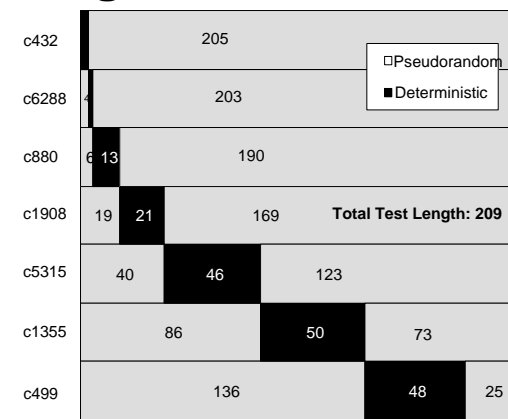
Energiakulu

The optimal test set for each core

Core	Random	Det.
C1908	105	123
C880	121	48
C2670	444	77
C1355	121	52
C3540	297	110

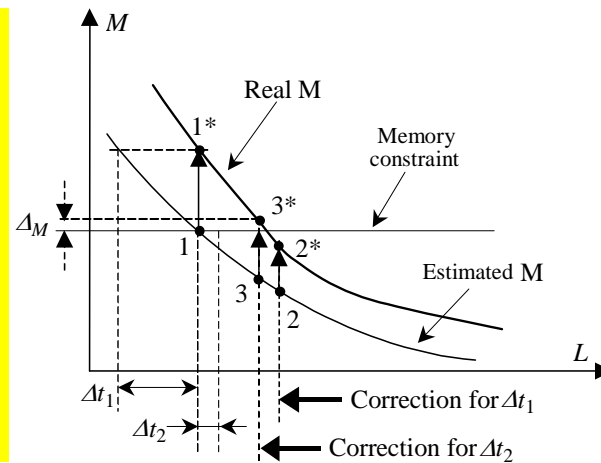


Energiakulu



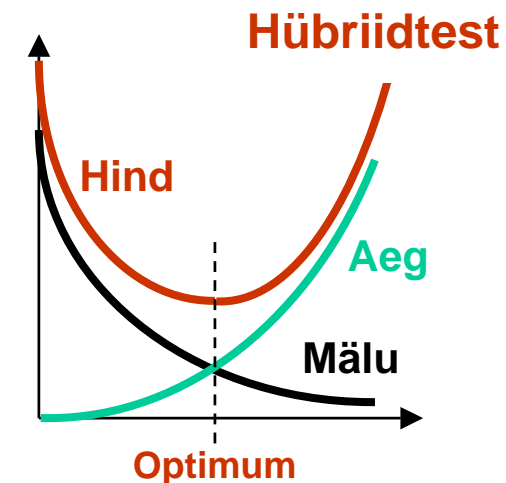
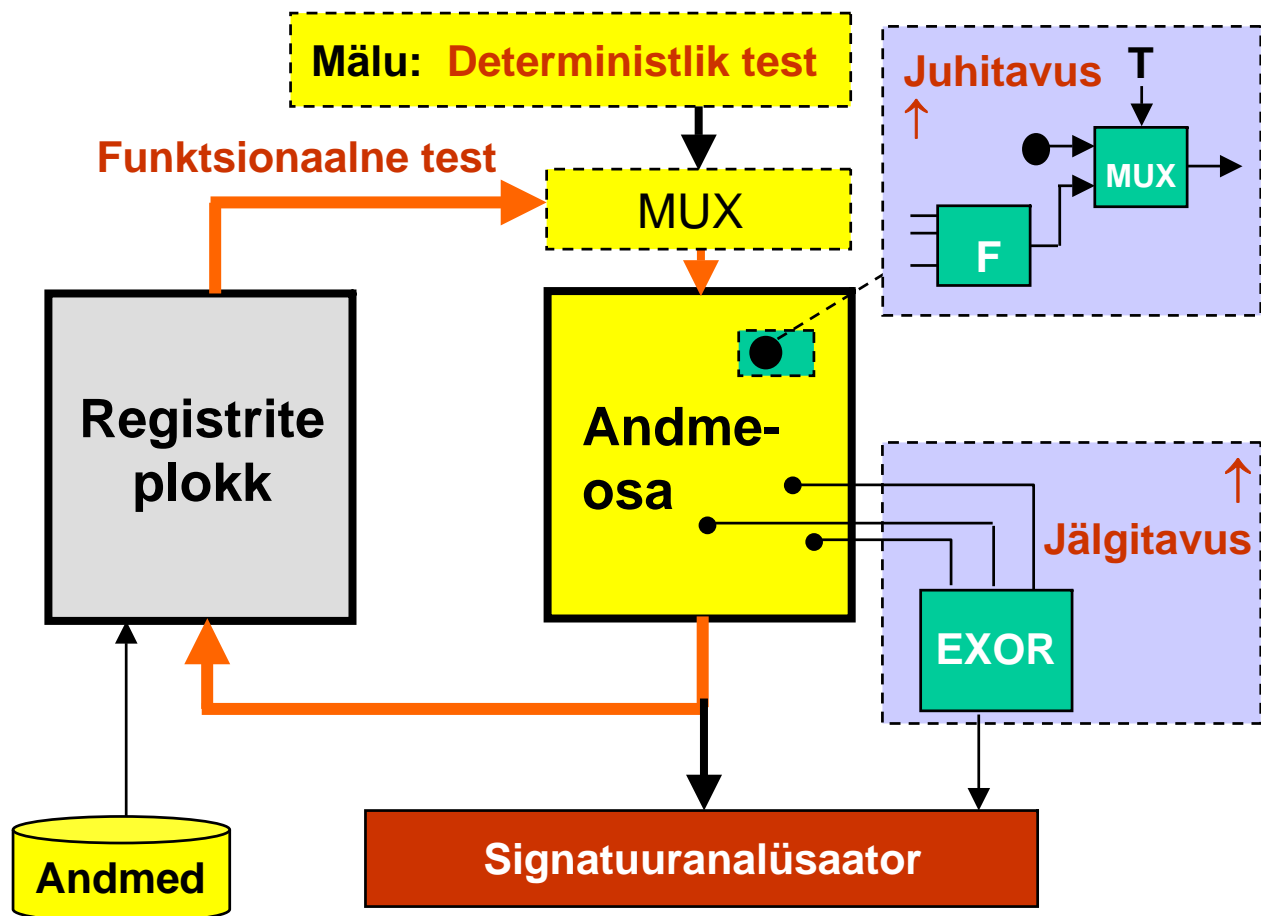
Meetodi idee:

- Ligikaudne, aga kiire energiakulu hindamise meetod
- Iteratiivne lähenemine hindamiskõvera abil täpsele optimumile



5. Digitaalsüsteemide isetestimine

Funktsionaalne istestimine:



Uudsus:

- Funktsionaalsete režiimide kasutamine testidena
- Andmete valik geneetiliste algoritmide abil testide kvaliteedi tõstmiseks

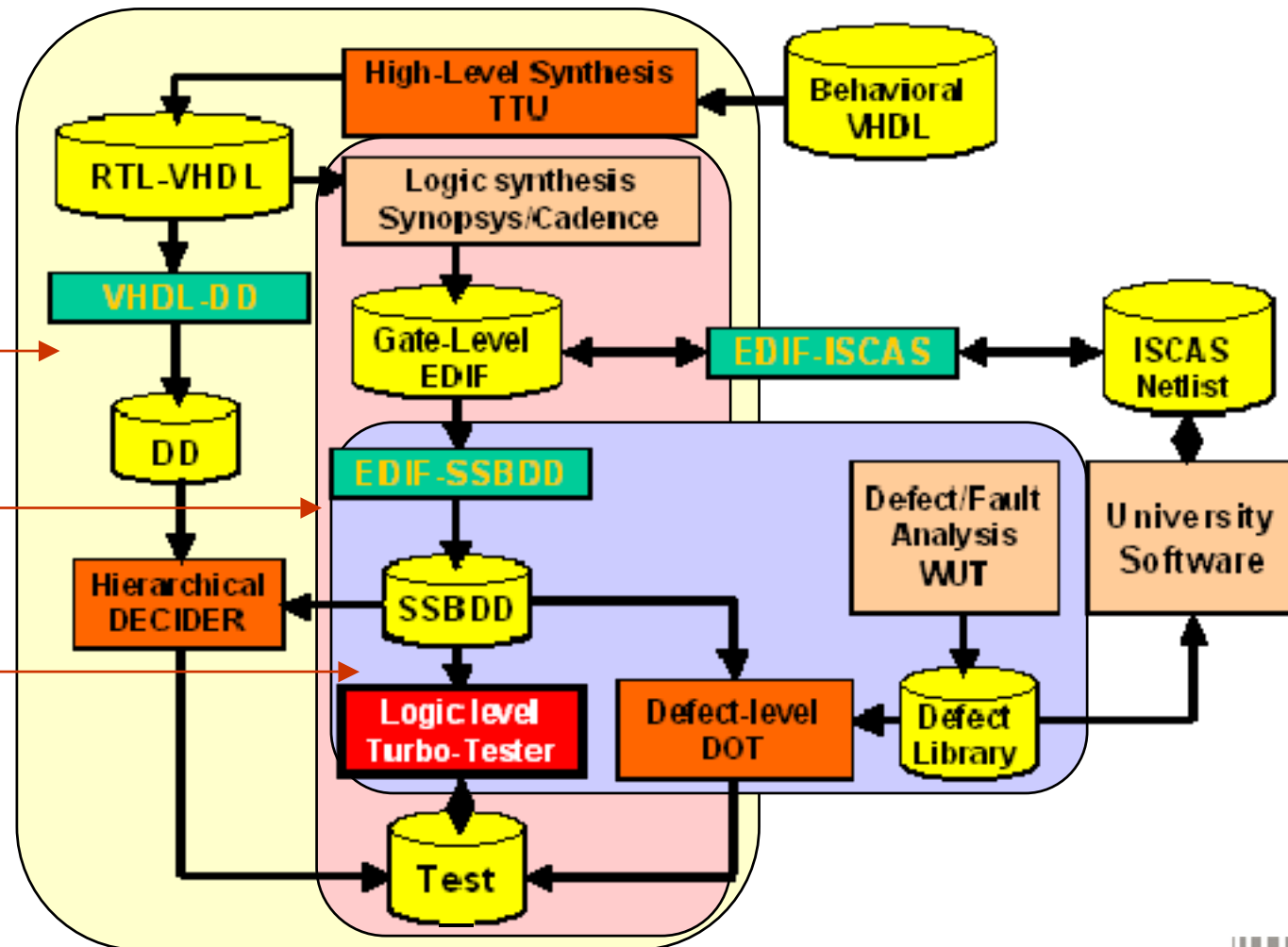
Teadusuuringute keskkond

Uurimistöö
stsenaariumid:

Süsteemi
tasand

Loogika
tasand

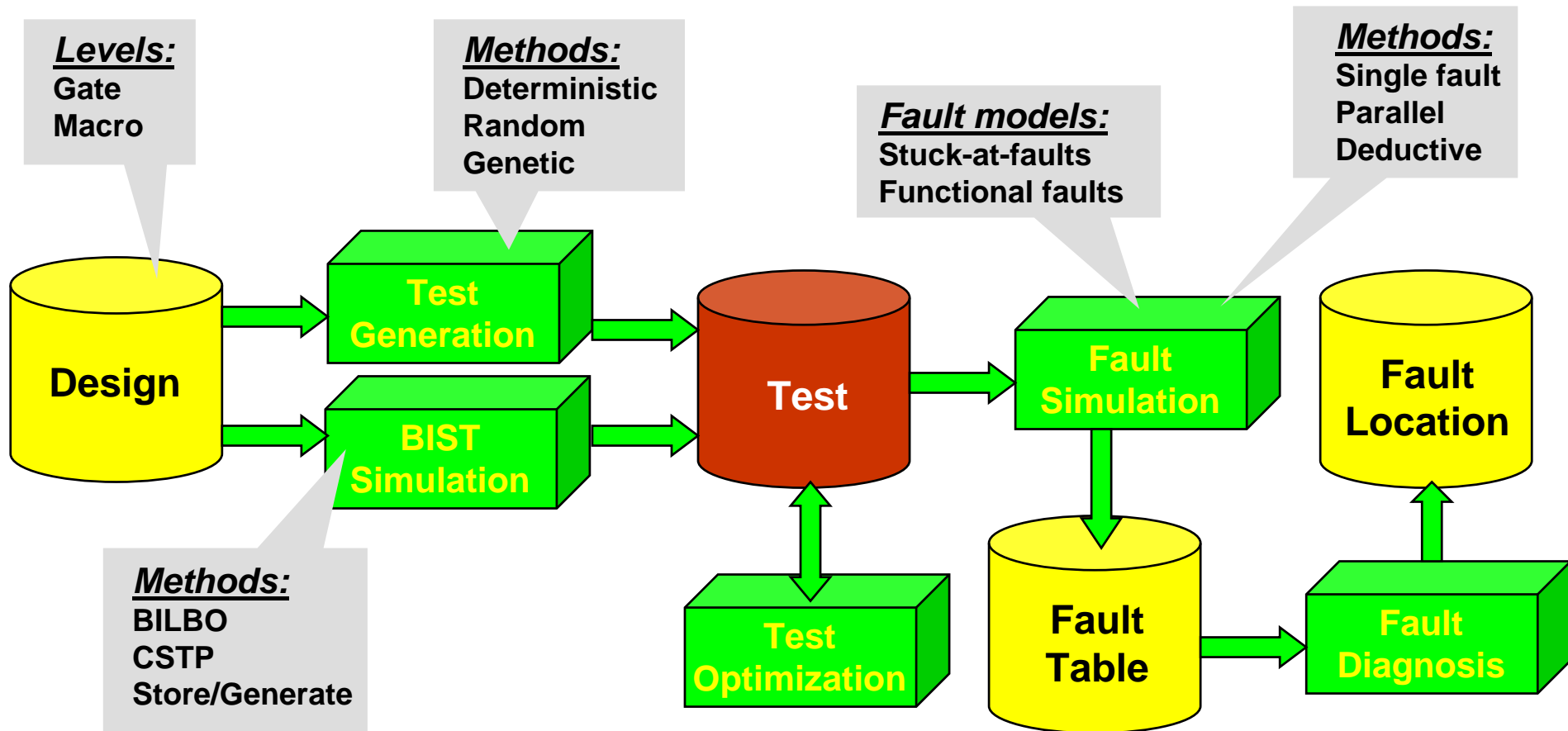
Defektide
tasand



Teadusuuringute keskkond

TURBO-TESTER:

Kasutatud 90+ asutuses rohkem kui 30 riigis

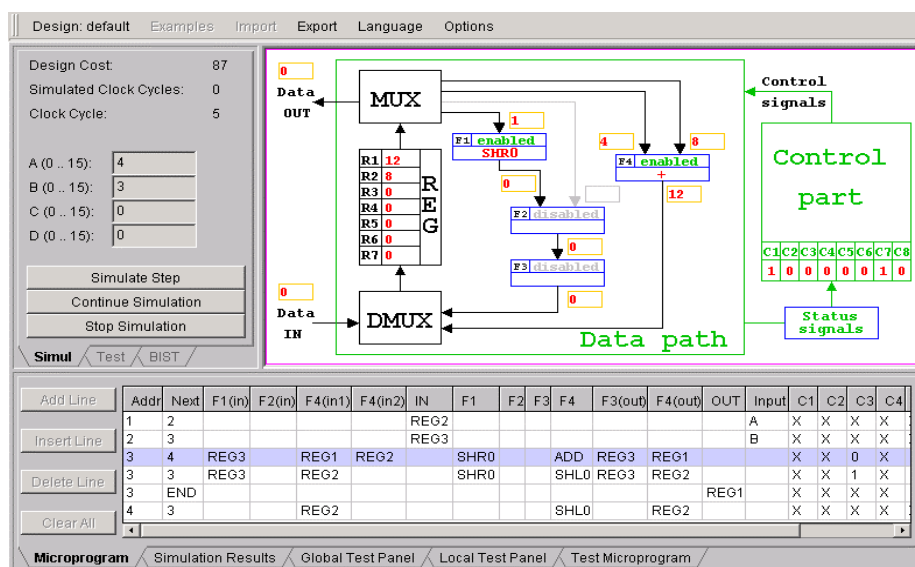


E-õppe tarkvara

Java appletid tööks loengul, kodus, laboris ja eksamil:

Koostöö: TU Ilmenau Saksamaal

Süsteemitaseme diagnostika

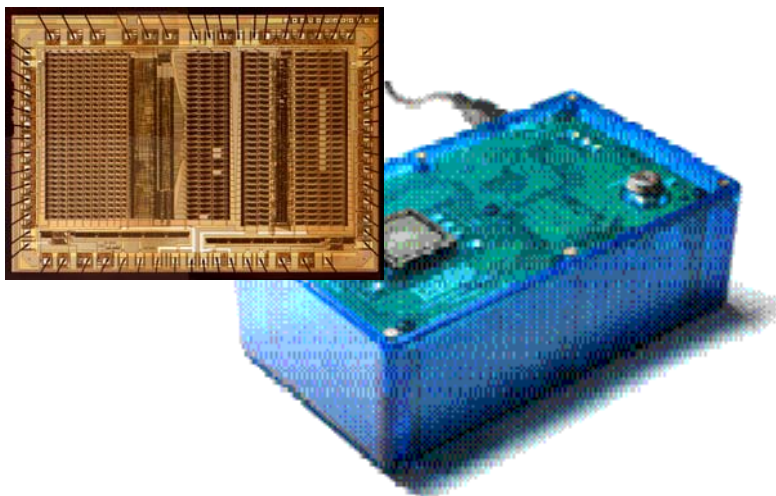


2005 Uued apletid:

- Isetestiva süsteemi testigeneraatori modelleerimine
- **Boundary-scan standardi võimaluste modelleerimine**
(Ericsson, SAAB...)
- Boole'i funktsioonide minimeerimine
- Otsustusdiagrammide graafiline editor

Defektide uurimise katsestend

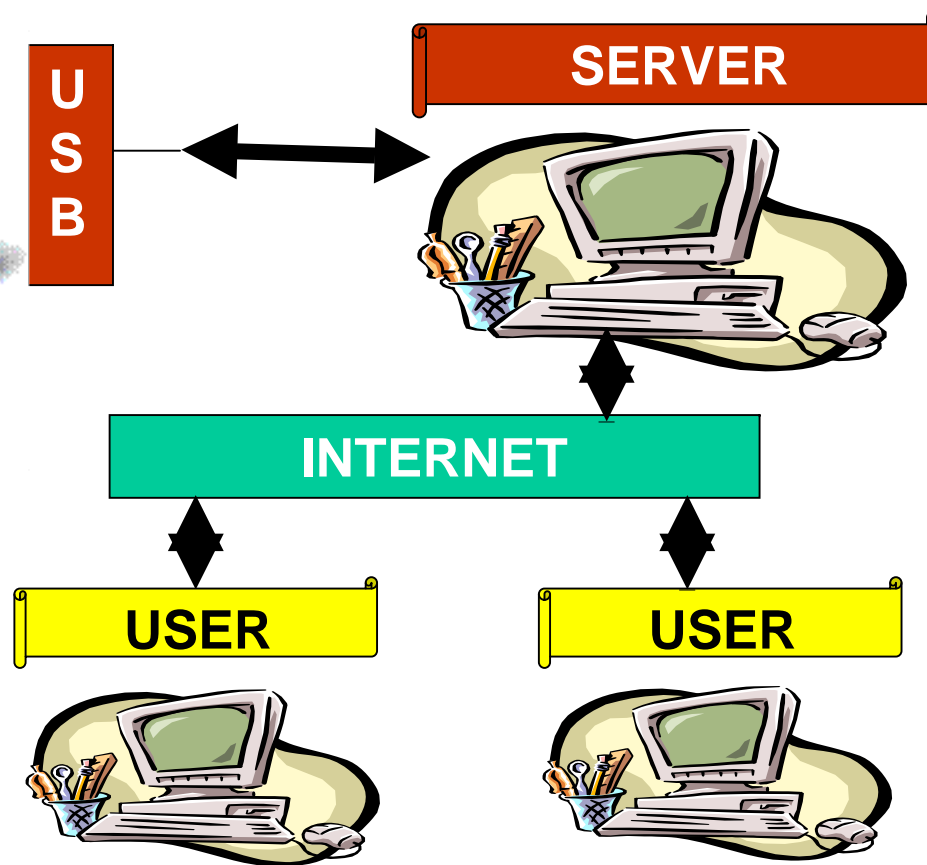
Koostöö: Saksamaa, Poola, Slovakkia



DEFSIM:

**Defektide uurimise
katsestend**

50 tellimust Euroopa
ülikoolidelt



Muid tulemusi aastal 2005

- **Publikatsioone 34**
 - Monograafia ja eesti-keelne õpik
 - CC ajakirjad (1.1) – 6
 - Peatükid monograafiates – 4
 - Toimetatud kogumikud - 2
 - **Rahvusvaheline koostöö:** 24 ühispublikatsiooni 23 teadlasega 8 riigist
- Kaks V Raamprogrammi Europrojekti, 2 bilat. projekti Saksamaaga
- Kolm VI RP projektitaotlust (1 tagasi lükatud, 2 konkurentsisis edasi)
- **Konverentside korraldamine:**
 - **10th IEEE European Test Symposium (2005)** – peakorraldaja
 - **4th IEEE European Board Test Workshop (2005)** – peakorraldaja
 - 3th IEEE East-West Design & Test Workshop (2005) – aseesimees
 - 4th IEEE East-West Design & Test Workshop (2006) – aseesimees
 - IEEE DDECS Workshop (2006) – PR esimees
- **Juhendamine (kaitsmised):** 3 magistritööd, valmiv doktoritöö (E. Ivask) + 6 doktorandi
- **Kutseid loengutele**
 - Plenaartekanne ja tutorial 2 konverentsil,
 - 2 kursust (36 t) magistrantidele Saksamaal ja Rootsis
- **Auhinnad:**
 - IEEE Computer Society **Meritorious Service Award**
 - IEEE Computer Society **Golden Core Member Award**

Lõpetuseks

- Olen väga tänulik **Akadeemiale** mulle osutatud võimaluse eest pühenduda kolmeks aastaks uurimistööle
- Olen väga tänulik **Tehnikaülikooli kolleegidele**, kes mind selle juures toetasid ning ühises töös osalesid
- Oluliseks tulemuseks loen tugeva ja rahvusvaheliselt väga tunnustatud **noorte uurijate grupi** tekkimist meie laboris nagu Jaan Raik, Gert Jervan, Artur Jutman, aga ka mitmed teised

Raimund Ubar